

[3] =
= [20]



①9 BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENT- UND
MARKENAMT

⑫ Patentschrift
⑩ DE 100 01 124 C 1

⑤① Int. Cl.⁷:
H 01 L 23/58
H 03 F 3/45

②① Aktenzeichen: 100 01 124.1-33
②② Anmeldetag: 13. 1. 2000
④③ Offenlegungstag: -
④⑤ Veröffentlichungstag
der Patenterteilung: 7. 6. 2001

DE 100 01 124 C 1

Innerhalb von 3 Monaten nach Veröffentlichung der Erteilung kann Einspruch erhoben werden

⑦③ Patentinhaber:
Infineon Technologies AG, 81669 München, DE

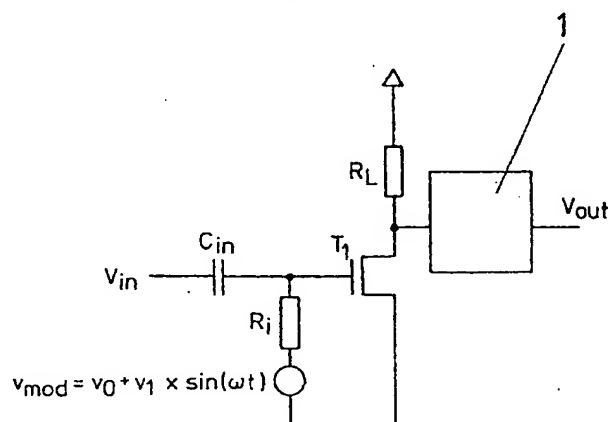
⑦④ Vertreter:
Westphal, Mussnug & Partner, 80336 München

⑦② Erfinder:
Brederlow, Ralf, Dipl.-Phys., 81739 München, DE;
Thewes, Roland, Dr.-Ing., 82194 Gröbenzell, DE

⑤⑥ Für die Beurteilung der Patentfähigkeit in Betracht
gezogene Druckschriften:
NICHTS ERMITTELT

⑤④ Schaltungsanordnung und ein Verfahren zur Reduktion des 1/f-Rauschens von MOSFETs

⑤⑦ Die Erfindung beschreibt eine Schaltungsanordnung und ein Verfahren zur Reduktion des 1/f-Rauschens von MOSFETs in einer elektronischen Schaltung, insbesondere in einer integrierten Schaltung, welche mindestens einen MOSFET (T_1) aufweist, wobei einem oder mehreren oder allen MOSFETs mindestens eine Gleichstrom- und/oder mindestens eine Gleichspannungsquelle (v_0) zur Einstellung (eines) konstanter(n) Arbeitspunkte(s) der (des) MOSFETs (T_1) zugeordnet sind (ist). Es sind einem oder mehreren oder allen MOSFETs (T_1) mindestens eine periodisch oszillierende Strom- und/oder Spannungsquelle (v_1 ; ω) zugeordnet, so dass die jeweiligen Arbeitspunkte um die von der (den) Gleichspannungs- (v_0) und/oder Gleichstromquelle(n) vorgegebenen konstanten Arbeitspunkt(e) in der Weise periodisch oszillieren, dass Störstellenzustände im Oxid der MOSFETs (T_1), welche unter der Bedingung eines konstanten Arbeitspunktes nach den Gesetzen der Statistik umgeladen werden, dass sie das 1/f-Rauschsignal bestimmen, nicht mehr statisch, sondern aufgrund der Modulationsfrequenz (ω) der periodisch oszillierenden Quellen mit geringerer Wahrscheinlichkeit umgeladen werden.



BEST AVAILABLE COPY

DE 100 01 124 C 1

Beschreibung

Die Erfindung betrifft eine Schaltungsanordnung und ein Verfahren zur Reduktion des $1/f$ -Rauschens von MOSFETs in einer elektronischen Schaltung, insbesondere in einer integrierten Schaltung, gemäß dem Oberbegriff des Anspruchs 1 bzw. dem Oberbegriff des Anspruchs 5.

Bei der Signalübertragung sind häufig kleine Signalamplituden zu verarbeiten. Die Grenze zur Auflösung einer Signalamplitude in solchen Systemen wird durch das Rauschen der ersten Verstärkerstufe bestimmt und kann kaum beeinflusst werden.

Insbesondere das bei tiefen Frequenzen dominierende $1/f$ -Rauschen verhindert die Verarbeitung und Übertragung kleiner Signalamplituden in diesem Frequenzbereich.

Aus dem Stand der Technik sind verschiedene Maßnahmen bekannt, um die geschilderte Problematik zu entschärfen.

In der Regel wird das NF-Rauschen als feste Grenze betrachtet. Durch geschickte Wahl der Arbeitspunkte der Schaltung und Optimierung der verwendeten Technologie kann diese feste Grenze geringfügig beeinflusst werden. Ein solches Verfahren bzw. eine entsprechend günstig gewählte Schaltungsanordnung beseitigt bzw. vermindert das Rauschen der Rauschquelle nicht, das heißt, es bekämpft die Ursache des Rauschens nicht. Bei einem solchen Verfahren, welches sich nicht mit den Ursachen, sondern nur mit der Auswirkung auseinandersetzt, ist bekanntlich die Einflussnahme nur sehr beschränkt. Demzufolge sind bei diesen Verfahren die Verbesserungsmöglichkeiten weitgehend ausgeschöpft.

Erfolgversprechender ist daher, wenn man sich mit den Ursachen des niederfrequenten Rauschens (NF-Rauschen) auseinandersetzt.

So tritt in Halbleitern, Metallschichten, Oxidschichten usw. neben anderen Rauscharten auch ein Rauschen mit einem Leistungsdichtespektrum auf, welches umgekehrt proportional, zur Frequenz f ist. Dieses Rauschen wird als $1/f$ -Rauschen (Funkel-Rauschen, flicker-noise) bezeichnet. Das $1/f$ -Rauschen lässt sich nicht auf einfache Weise erklären, da es verschiedene Ursachen hat.

Die gegenwärtig am weitestgehend akzeptierte Theorie für die physikalische Ursache des $1/f$ -Rauschens von Bauelementen ist die, dass das $1/f$ -Rauschen in diesen Bauelementen durch die zufällige Beladung und Entladung von Störstellenzuständen in diesen Bauelementen bestimmt ist. Für das zur Zeit in der Mikroelektronik wichtigste Bauelement, den Metal-Oxid-Semiconductor Field-Effect-Transistor (MOSFET) sind dies im Wesentlichen Störstellen im Oxid nahe der Grenzfläche zum Silicium des Kanalbereichs. Hier tragen vor allem diejenigen Störstellen zum Rauschen bei, deren Energieniveaus in der Bandlücke des Oxids, aber in der Nähe des Quasiferminiveaus der zum Stromfluss beitragenden Ladungsträger liegt. Störstellen, welche energetisch gesehen fernab dieses Energieniveaus in der Bandlücke des Oxids liegen, sind entweder vollständig geladen oder entladen und tragen damit nicht zum Rauschen bei.

In der Druckschrift I. Bloom, Y. Nemirovsky, "1/f noise reduction of Metal-Oxid-Semiconductor Transistors by cycling from inversion to accumulation", Applied physics letters, Vol. 58 (15), Seiten 1664-1666, 15. April 1991 wird gezeigt, dass die Beladungs- und Entladungszeiten der das Rauschen verursachenden Störstellenzustände in der Nähe des Quasiferminiveaus ähnlich groß sind, während sich die Beladungs- und Entladungszeiten von abseits von den Quasiferminiveaus liegenden Störstellenzuständen stark unterscheiden. Solche Zustände sind demzufolge nahezu ausschließlich geladen bzw. entladen. Es stellt sich demzufolge

immer ein definierter Zustand ein.

In der von I. Bloom und Y. Nemirovsky vorgestellten Publikation, wird ein n-Kanal MOSFET vom Verarmungstyp derart betrieben, dass die Gate-Source-Spannung zwischen einem Wert von $V_{GS} = 5$ V, welche Inversion und folglich Leitung des Kanals bedeutet und $V_{GS} = -3$ V, welches Anreicherung und demzufolge einen nichtleitenden Kanal bedeutet, umgeschaltet wird. Die Ausführungen in dieser Druckschrift beschränken sich auf die Beobachtung der Rauschreduktion, ein möglicher Einsatz in komplexeren Schaltungen wird nicht untersucht.

In der druckschriftlichen Veröffentlichung von S. L. J. Gierink, E. A. M. Klumperink, E. von Tuijl, 8. Nauta, "Reducing MOSFET 1/f noise and power consumption by "Switched Biasing"", Proceedings of the 25th European Solid-State-Circuits Conference, Seiten 154-157, The-Hague, The Netherlands, 1999 wird die Anwendbarkeit des oben angeführten Verfahrens auf einen gekoppelten Sägezahnringoszillator vorgestellt. Bei diesem Ringoszillator wird ein MOS Transistor periodisch zwischen den im Folgenden angegebenen zwei Zuständen umgeschaltet:

- (1) einem "Arbeitszustand" oder "aktiven Zustand" bei starker Inversion, in welchem der Transistor zum funktionalen Betrieb des Schaltkreises beiträgt (das heißt, er liefert einen Bias-Strom)
- (2) einem "Ruhezustand" oder "inaktiven Zustand" in oder in der Nähe des Anreicherungszustandes, für praktische Zwecke $V_{GS} = 0$ V. In diesem Zustand ist der MOS Transistor nicht in Betrieb.

Der Vorteil dieser Schaltungsanordnung besteht darin, dass zum einen im Ruhezustand der Energieverbrauch reduziert wird, viel wichtiger ist allerdings, dass das $1/f$ -Rauschen des MOS Transistors während des aktiven Zustandes reduziert wird.

In dieser Druckschrift wird bereits der begrenzte Einsatzbereich dieses Verfahrens bzw. dieser Schaltungsanordnung vorgestellt. So heißt es in der druckschriftlichen Veröffentlichung, dass dieses Verfahren nur dann anwendbar ist, wenn "ein Biasstrom nur während gewisser Zeitintervalle gebraucht wird oder weil die Signalverarbeitung nicht kontinuierlich stattfindet."

Der Erfindung liegt somit die Aufgabe zugrunde, die bekannten Verfahren zur $1/f$ -Reduktion derart auszugestalten, dass sie die oben angegebenen Nachteile nicht mehr aufweisen. Insbesondere soll der bzw. sollen die Transistoren nicht mehr zwischen einem Arbeitszustand und einem Ruhezustand umgeschaltet werden, sondern der bzw. die Transistoren einer Schaltung sollen einen kontinuierlichen Betrieb ermöglichen. Diese Aufgabe wird durch eine Schaltungsanordnung bzw. ein Verfahren zur Reduktion des $1/f$ -Rauschens von MOSFETs in einer elektronischen Schaltung mit den Merkmalen des Anspruchs 1 bzw. des Anspruchs 5 erfindungsgemäß gelöst.

Vorteilhafte Ausführungen und Weiterbildungen der Erfindung sind in den Unteransprüchen angegeben.

Das Verfahren zur Reduktion des $1/f$ -Rauschens von MOSFETs in einer elektronischen Schaltung, insbesondere in einer integrierten Schaltung, geht davon aus, dass in einer solchen Schaltung mit Hilfe von Gleichstrom- und/oder Gleichspannungsquellen konstante bzw. feste Arbeitspunkte der MOSFETs eingestellt werden. Solche elektronischen Schaltungen, insbesondere integrierte Schaltungen, weisen bekannterweise – wie oben bereits erläutert – ein hohes niederfrequentes Rauschsignal auf, welches seine Ursache vorwiegend in dem $1/f$ -Rauschen hat.

Der wesentliche Gedanke der Erfindung besteht nun

darin, dass die jeweiligen Arbeitspunkte um die von der oder den Gleichspannungs- und/oder Gleichstromquellen vorgegebenen konstanten Arbeitspunkte in der Weise periodisch verändert werden, dass Störstellenzustände im Oxid, welche unter der Bedingung eines konstanten, fest vorgegebenen Arbeitspunkts statistisch so häufig umgeladen werden, dass das von ihnen hervorgerufene 1/f-Rauschsignal das niederfrequente Rauschsignal dominiert, nicht mehr statistisch, sondern mit der Oszillationsfrequenz der periodisch veränderten Arbeitspunkte umgeladen werden.

In einer entsprechenden Schaltungsanordnung zur Reduktion des 1/f-Rauschens von MOSFETs ist deshalb vorgesehen, dass den Konstantstrom- und/oder Konstantspannungsquellen, welche die konstanten festen Arbeitspunkte vorgeben, zusätzlich oszillierende Wechselstrom- und/oder Wechselspannungsquellen zugeordnet sind. Durch die periodische Umladung der Störstellenzustände wird erreicht, dass keine statistische, sondern eine definierte Be- und Entladung stattfindet. Eine definierte Umladung solcher Zustände bedeutet eine Verringerung der niederfrequenten Rauschamplitude.

Vorteilhafterweise muss die Quelle bzw. müssen die Quellen je nach Schaltung den folgenden Bedingungen genügen:

- a) die inverse Modulations- bzw. Oszillationsfrequenz muss schnell sein gegen die Gleichgewichts-Zeitkonstanten der rauschenden Störstellen,
- b) die Modulationsfrequenz sollte (außer in Ausnahmen, siehe hierzu das im Folgenden vorgestellte Ausführungsbeispiel 3) außerhalb des Nutzbandes liegen,
- c) die Amplitude der modulierten Quelle muss derart eingestellt sein, dass der Spannungshub, der das Quasiferminiveau verschiebt, größer ist als das Äquivalent von einigen thermischen Spannungen (kT/e). Im Falle eines MOSFET sollte der Arbeitsbereich damit zwischen schwacher Inversion (oder Verarmung) und starker Inversion verschoben werden.

Die unter a) genannte Bedingung erzwingt eine Umladung im Takt der Oszillation. Bei geringeren Modulationsfrequenzen ist eine Rauschunterdrückung nicht gewährleistet, da die Störstellen weiterhin vorwiegend statistisch umgeladen werden und somit zum Rauschen beitragen.

Eine Modulationsfrequenz, welche außerhalb des verwendeten Nutzbandes liegt, gewährleistet, dass die zu verarbeitenden Nutzsignale und die durch die Oszillation des Arbeitspunkts entstehenden Störsignale wieder voneinander getrennt werden können. Eventuell auftretende Nichtlinearitäten aufgrund der schwankenden Arbeitspunkte können durch externen Feedback kompensiert werden. Ist die Modulationsfrequenz ausreichend hoch gegenüber dem Frequenzband, in dem die Schaltung arbeitet, so mitteln sich die durch die Modulation erzeugten Schwankungen in den Ausgangssignalen heraus.

Die unter c) angegebene Bedingung, dass der Quasiferminiveau derart verschoben werden müssen, dass sie um einige kT schwanken, ist die Voraussetzung für eine definierte und nicht mehr statistisch dominierte Umladung.

Drei Ausführungsbeispiele der Erfindung sind in der Zeichnung dargestellt und werden im Folgenden näher beschrieben. Es zeigen:

Fig. 1 eine einfache Verstärkerstufe mit einer erfindungsgemäßen Beschaltung,

Fig. 2 eine einfache Differenzstufe mit einer erfindungsgemäßen Beschaltung, und

Fig. 3 einen einfachen MOS-Operationsverstärker mit einer erfindungsgemäßen Beschaltung.

Fig. 1 zeigt ein erstes Beispiel zur Anwendung des 1/f-Rauschreduktionsprinzips. Die Figur zeigt eine erfindungsgemäße Schaltungsanordnung bei einer einfachen Verstärkerstufe. Die einfache Verstärkerstufe besteht aus einem n-Kanal MOSFET vom Verarmungstyp T_1 . In der Figur ist die Sourceelektrode mit Masse verbunden. Die Drainelektrode des Transistors T_1 ist über einen Lastwiderstand R_L mit der Versorgungsspannung verbunden. Gleichzeitig ist die Drainelektrode an einen Tiefpassfilter 1 angeschlossen. An der Gateelektrode ist eine Spannungsquelle mit dem Innenwiderstand R_i angeschlossen. Mit Hilfe der Spannungsquelle wird der Arbeitspunkt des Transistors T_1 eingestellt.

Üblicherweise wird daher die Spannungsquelle mit einem Gleichspannungsanteil v_0 beaufschlagt. Erfindungsgemäß wird diesem Gleichspannungsanteil v_0 ein Wechselspannungsanteil überlagert. In diesem Fall wird eine sinusförmige Wechselspannung angelegt mit einer Wechselspannungsamplitude v_1 und einer Modulationskreisfrequenz ω . Der Arbeitspunkt wird somit durch die Modulationsspannung

$$v_{\text{mod}} = v_0 + v_1 \cdot \sin(\omega t),$$

wobei für t die Zeit einzusetzen ist, bestimmt.

Eine zu verstärkende Eingangsspannung V_{in} wird der Gateelektrode über die Eingangskapazität C_{in} zugeführt und liegt am Ausgang des Tiefpasses 1 als Ausgangsspannung V_{out} an.

Es ist vorteilhaft, wenn die Modulationsfrequenz ω groß gegen die maximale Signalfrequenz ist. Die cut-off-Frequenz des Tiefpasses liegt idealerweise zwischen der maximalen Signalfrequenz und der Modulationsfrequenz ω . Zum einen ist dadurch gewährleistet, dass die Modulationsfrequenz ausreichend hoch gegenüber dem Frequenzband, in dem die Schaltung arbeitet, ist, so dass sich die durch die Modulation erzeugten Schwankungen in den Ausgangssignalen herausmitteln, zum anderen werden die durch die hochfrequente Modulation des Arbeitspunktes erzeugten Störsignale mit Hilfe des Tiefpasses 1 effizient herausgefiltert.

Fig. 2 zeigt die Anwendung des 1/f-Rauschreduktionsprinzips bei einer einfachen Differenzstufe. Die Differenzstufe besteht in diesem Fall aus zwei n-Kanal MOSFETs vom Verarmungstyp T_2 und T_3 , bei denen die jeweiligen Sourceelektroden am Knotenpunkt A1 verbunden sind. Der Knotenpunkt A1 liegt über eine Stromquelle an Masse. Die Drainelektroden sind über je einen Lastwiderstand R_{L1} bzw. R_{L2} mit der Versorgungsspannung verbunden.

Der Arbeitspunkt des Differenzverstärkers wird durch die Stromquelle eingestellt. Wie im vorigen Beispiel wird die Modulation des Arbeitspunktes wieder dadurch erzielt, dass sich der Strom i_{mod} der Stromquelle aus einem Gleichstromanteil i_0 und einem sinusförmigen Wechselstromanteil mit der Amplitude i_1 und der Modulationskreisfrequenz ω zusammensetzt:

$$i_{\text{mod}} = i_0 + i_1 \cdot \sin(\omega t).$$

Die Differenzverstärkerstufe wird wie üblich derart betrieben, dass zwischen die Gateelektroden der Transistoren T_2 und T_3 eine Spannung angelegt wird. In der Zeichnung sind diese Elektrodenanspannungen durch $V_{\text{in}+}$ und $V_{\text{in}-}$ gekennzeichnet, mit $V_{\text{in}} = V_{\text{in}+} - V_{\text{in}-}$. Das Ausgangssignal wird zwischen den Drainelektroden der Transistoren T_2 und T_3 als Differenzsignal $V_{\text{out}} = V_{\text{out}+} - V_{\text{out}-}$ abgegriffen. Aufgrund der differentiellen Signalverarbeitung hat die Modulation der Stromquelle in erster Näherung keinen Einfluss auf das Ausgangssignal $V_{\text{out}} = V_{\text{out}+} - V_{\text{out}-}$.

Als drittes Beispiel der erfindungsgemäßen Schaltungsanordnung ist in Fig. 3 ein einfacher MOS-Operationsverstärker dargestellt. Der Fig. 3 ist zu entnehmen, dass der Operationsverstärker aus sieben Transistoren T_4 bis T_{10} besteht. Die Transistoren T_4 bis T_6 sind im Beispiel p-Kanal-MOSFETs vom Verarmungstyp und die Transistoren T_7 bis T_{10} sind n-Kanal-MOSFETs vom Verarmungstyp.

Diese sind wie folgt verschaltet:

Die Sourceelektrode des Transistors T_{10} liegt auf Masse. Die Drainelektrode des Transistors T_{10} ist mit der Sourceelektrode des Transistors T_6 verbunden. Die Drainelektrode des Transistors T_6 liegt an der Versorgungsspannung. Die Sourceelektrode des Transistors T_9 liegt auf Masse. Die Drainelektrode des Transistors T_9 ist mit den Sourceelektroden der Transistoren T_7 und T_8 verbunden. Die Drainelektrode des Transistors T_7 ist mit der Sourceelektrode des Transistors T_4 und den Gateelektroden der Transistoren T_4 und T_5 verbunden. Die Drainelektrode des Transistors T_8 ist mit der Sourceelektrode des Transistors T_5 und der Gateelektrode des Transistors T_6 verbunden. Die Drainelektroden der Transistoren T_4 und T_5 sind mit der Versorgungsspannung verbunden. Die Gateelektroden der Transistoren T_7 bzw. T_8 bilden den invertierenden Eingang V_{in+} bzw. den nichtinvertierenden Eingang V_{in-} . Den Ausgang V_{out} des Operationsverstärkers bilden die Drainelektrode des Transistors T_{10} und die Sourceelektrode des Transistors T_6 .

Der Arbeitspunkt des Operationsverstärkers wird durch eine an den Gateelektroden der Transistoren T_9 und T_{10} angeschlossenen Spannungsquelle eingestellt. Wie in den vorigen Beispielen ist erfindungsgemäß vorgesehen, dass die Spannung V_{mod} zur Arbeitspunkteinstellung wiederum aus einem Gleichanteil v_0 und einem sinusförmigen Wechselanteil mit der Amplitude v_1 und der Modulationsfrequenz ω besteht.

$$V_{mod} = v_0 + v_1 \cdot \sin(\omega t).$$

Aufgrund der Tatsache, dass die Modulation sowohl auf den Eingangs- als auch den Ausgangszweig angewendet wird, hat sie bei geeigneter Dimensionierung und Arbeitspunkteinstellung dieser Transistoren in erster Näherung keinen Einfluss auf das Ausgangssignal V_{out} . Auch in diesem Fall ist es nicht zwingend, dass die in der Beschreibungseinleitung genannte Bedingung b) gilt, wonach die Modulationsfrequenz außerhalb des Nutzbandes des Eingangssignales liegen sollte. Eventuell auftretende Lichtlinearitäten aufgrund der schwankenden Arbeitspunkte können durch externen Feedback kompensiert werden.

Patentansprüche

1. Schaltungsanordnung zur Reduktion des 1/f-Rauschens von MOSFETs ($T_1, T_2, T_3, T_4, T_5, T_6, T_7, T_8, T_9, T_{10}$) in einer elektronischen Schaltung, insbesondere in einer integrierten Schaltung, welche mindestens einen MOSFET ($T_1, T_2, T_3, T_4, T_5, T_6, T_7, T_8, T_9, T_{10}$) aufweist, wobei einem oder mehreren oder allen MOSFETs mindestens eine Gleichstrom- (V_0) und/oder mindestens eine Gleichspannungsquelle (V_0) zur Einstellung (eines) konstanter(n) Arbeitspunkte(s) der (des) MOSFETs ($T_1, T_2, T_3, T_4, T_5, T_6, T_7, T_8, T_9, T_{10}$) zugeordnet sind (ist), **dadurch gekennzeichnet**, dass einem oder mehreren oder allen MOSFETs ($T_1, T_2, T_3, T_4, T_5, T_6, T_7, T_8, T_9, T_{10}$) mindestens eine periodisch oszillierende Strom- und/oder Spannungsquelle zugeordnet ist ($i_1, \omega; v_1, \omega$), so dass die jeweiligen Arbeitspunkte um die von der (den) Gleichspannungs- (v_0) und/oder Gleichstromquelle(n) (i_0) vorgegebenen kon-

stanten Arbeitspunkt(e) in der Weise periodisch oszillieren, dass Störstellenzustände im Oxid des MOSFETs ($T_1, T_2, T_3, T_4, T_5, T_6, T_7, T_8, T_9, T_{10}$), welche unter der Bedingung eines konstanten Arbeitspunktes nach den Gesetzen der Statistik umgeladen werden, dass sie das 1/f-Rauschsignal bestimmen, nicht mehr statistisch, sondern aufgrund der Modulationsfrequenz (ω) der periodisch oszillierenden Quellen ($v_1, \omega; i_1, \omega$) nicht mehr im gleichen Maße umgeladen werden.

2. Schaltungsanordnung nach Anspruch 1, dadurch gekennzeichnet, dass die inverse Modulationsfrequenz ($1/\omega$) der periodisch oszillierenden Quelle(n) kleiner als die Gleichgewichts-Zeitkonstante der dominierenden rauschenden Störstelle ist.

3. Schaltungsanordnung nach Anspruch 1 oder 2, dadurch gekennzeichnet, dass die Amplitude (i_1, v_1) der oszillierenden Quelle(n) so gewählt wird, dass der Spannungshub, der das jeweilige Quasiferminiveau der zum Stromfluss beitragenden Ladungsträger am Ort der Störstellen verschiebt, größer ist, als das Äquivalent von einigen thermischen Spannungen (kT/e).

4. Schaltungsanordnung nach Anspruch 3, dadurch gekennzeichnet, dass die Amplitude (v_1, i_1) der oszillierenden Quelle(n) so gewählt wird, dass die (der) Arbeitspunkt(e) der (des) MOSFETs ($T_1, T_2, T_3, T_4, T_5, T_6, T_7, T_8, T_9, T_{10}$) zwischen schwacher Inversion und starker Inversion oder zwischen Verarmung und starker Inversion verschoben wird.

5. Verfahren zur Reduktion des 1/f-Rauschens von MOSFETs ($T_1, T_2, T_3, T_4, T_5, T_6, T_7, T_8, T_9, T_{10}$) in einer elektronischen Schaltung, insbesondere in einer integrierten Schaltung, welche einen oder mehrere MOSFETs ($T_1, T_2, T_3, T_4, T_5, T_6, T_7, T_8, T_9, T_{10}$) aufweist, bei denen (dem) (ein) konstante(r) Arbeitspunkt(e) eingestellt werden (wird), dadurch gekennzeichnet, dass die jeweiligen (der) Arbeitspunkt(e) um die (den) vorgegebene(n) konstante(n) Arbeitspunkt(e) in der Weise periodisch oszillieren, dass Störstellenzustände im Oxid des MOSFETs ($T_1, T_2, T_3, T_4, T_5, T_6, T_7, T_8, T_9, T_{10}$), welche unter der Bedingung eines konstanten Arbeitspunktes nach den Gesetzen der Statistik umgeladen werden, dass sie das 1/f-Rauschsignal bestimmen, nicht mehr statistisch, sondern aufgrund der Modulationsfrequenz (ω) mit geringerer Wahrscheinlichkeit umgeladen werden.

6. Verfahren nach Anspruch 5, dadurch gekennzeichnet, dass die inverse Oszillationsfrequenz ($1/\omega$) kleiner als die Gleichgewichts-Zeitkonstante der dominierenden rauschenden Störstellen ist.

7. Verfahren nach Anspruch 5 oder 6, dadurch gekennzeichnet, dass die Amplitude (v_1, i_1) der Oszillation des Arbeitspunktes so gewählt wird, dass der Spannungshub, der das jeweilige Quasiferminiveau der zum Stromfluss beitragenden Ladungsträger verschiebt größer ist als das Äquivalent von einigen thermischen Spannungen (kT/e).

8. Verfahren nach Anspruch 7, dadurch gekennzeichnet, dass der Arbeitspunkt der (des) MOSFETs ($T_1, T_2, T_3, T_4, T_5, T_6, T_7, T_8, T_9, T_{10}$) zwischen schwacher Inversion und starker Inversion oder zwischen Verarmung und starker Inversion verschoben wird.

FIG 1

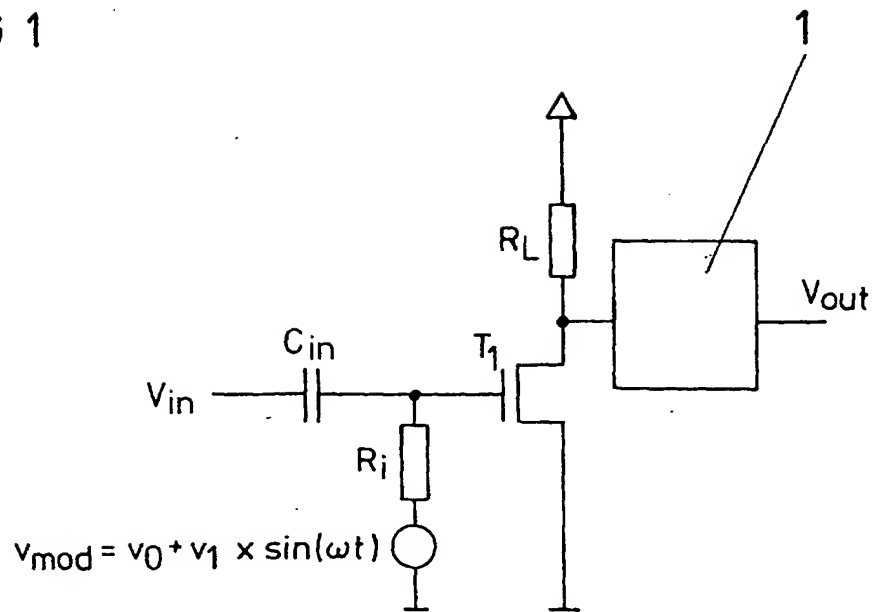
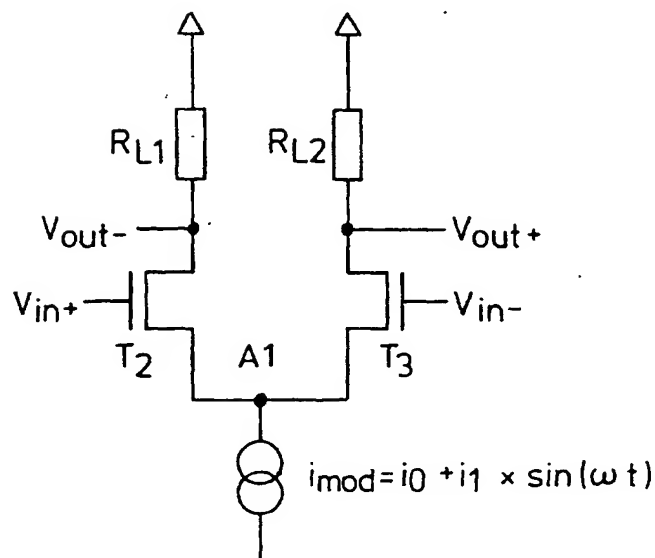


FIG 2



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☒ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.